

Requested Patent: JP4127700A
Title: IMAGE CONTROLLER ;
Abstracted Patent: JP4127700 ;
Publication Date: 1992-04-28 ;
Inventor(s): MURAKI KENJI; NURIYA KOZO ;
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD ;
Application Number: JP19900249432 19900918 ;
Priority Number(s): JP19900249432 19900918 ;
IPC Classification: H04S1/00; H04S5/02 ;
Equivalents: ;

ABSTRACT:

PURPOSE: To control the sense of a distance as well together with the sense of a direction by controlling the extending time of plural extending devices so that the reproduced sounds of all the loudspeakers can arrive at a normal image position at the same time.

CONSTITUTION: Based on the coordinates of a point (p) and the coordinate of loudspeakers 108-111 decided in advance, an extending time controller 102 calculates the extending time of extending devices 104-107. Then, the extending time of the extending devices 104-107 is controlled so that the sounds of all the loudspeakers 108-111 can arrive at the point (p) at the same time. Under the control of the extending time controller 102, the reproduced sounds of all the loudspeakers 108-111 arrive at the normal image position (p) at the same time. Then, extremely high sound pressure can be obtained at the point (p) by the in-phase addition of the sounds from all the loudspeakers 108-111. On the other hand, the so much higher sound pressure can not be obtained in a space excepting for the point (p) since the sounds from the respective loudspeakers are added with random phases. Thus, a listener receives an impression just like radiating sounds from the point (p), and the sense of a distance can be controlled as well as the sense of a direction.

⑪公開特許公報(A) 平4-127700

⑯Int.Cl.⁵
H 04 S 5/02
1/00識別記号 庁内整理番号
D 8421-5H
8421-5H

⑩公開 平成4年(1992)4月28日

審査請求 未請求 請求項の数 2 (全10頁)

⑫発明の名称 音像制御装置

⑬特 願 平2-249432
⑭出 願 平2(1990)9月18日

⑮発明者 村木 健司 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑯発明者 塗矢 康三 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑰出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ⑱代理人 弁理士 小鋤治 明 外2名

明細書

制御装置に関するものである。

1. 発明の名称

音像制御装置

2. 特許請求の範囲

(1) 入力信号の遅延時間を変化できる複数の遅延装置と、

音像定位位置を表す情報に応じて前記複数の遅延装置の遅延時間を制御する遅延時間制御装置と、あらかじめ定められた位置に配置され、それぞれ前記複数の遅延装置の出力を再生する複数のスピーカとで構成され、

前記遅延時間制御装置は前記音像定位位置にすべてのスピーカの再生音が同じ時刻に到達するよう前記複数の遅延装置の遅延時間を制御する音像制御装置。

(2) 音像定位位置を連続的に変化させる請求項1記載の音像制御装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、動的に変化する音像を制御する音像

従来の技術

近年、オーディオ・ビジュアル分野では、従来のステレオ再生から、映像に合わせて動的に音像を制御する方式へと技術動向が変化しつつある。

従来の技術としてはアメリカ合衆国特許3746782, 3632888, 3959590の各号に示されるドルビーサラウンドアクティブマトリクス方式の音像制御装置がある。

以下、図面を参照しながら従来の音像制御装置について説明する。

まず、ドルビーサラウンドのエンコード方法を説明する。

第3図はドルビーサラウンドのエンコーダの構成を示すブロック図である。第3図において、301はL(左チャネル)信号入力端子、302はR(右チャネル)信号入力端子、303はC(中央チャネル信号)入力端子、304はS(サラウンドチャネル)信号入力端子、305はC信号を3[dB]減衰させる減衰器、306は

減衰器305の出力をL信号に加える加算器、307は減衰器305の出力をR信号に加える加算器、308はS信号を3[dB]減衰させる減衰器、309は減衰器308の出力の100[Hz]～7[kHz]を通過させる帯域通過フィルタ、310は帯域通過フィルタ309の出力をエンコードする変形B型ノイズリダクションエンコーダ、311は変形B型ノイズリダクションエンコーダ310の出力に対して±90[deg]位相差を持つ信号をつくる移相器、312は移相器311の+90[deg]出力を加算器306の出力に加える加算器、313は移相器311の-90[deg]出力を加算器307の出力に加える加算器、314は加算器312の出力をL_t(エンコーダ左チャンネル)信号として出力するL_t信号出力端子、315は加算器313の出力をR_t(エンコーダ右チャンネル)信号として出力するR_t信号出力端子である。

以上のように構成されたドルビーサラウンドのエンコーダの動作について説明する。

ドエンコーダ出力L_tとなる。同様に、変形B型ノイズリダクションエンコーダ310の出力は移相器311で-90[deg]移相され、加算器313で加算器307の出力に加えられ、ドルビーサラウンドエンコーダ出力R_tとなる。以上の処理をまとめると第(1)、第(2)式となる。

$$L_t = L + 0.7C + 0.7jS \quad \dots (1)$$

$$R_t = R + 0.7C - 0.7jS \quad \dots (2)$$

ここで、jは(-1)^{1/2}を表わし、位相回転が90[deg]であることを示している。

変形B型ノイズリダクションエンコーダ310は、入力信号のレベルに応じて振幅周波数特性が変化する。このエンコード信号をデコードすると、伝送メディアで発生する雑音の高周波成分を軽減できる。第1表に変形B型ノイズリダクションエンコーダの入力信号レベルをパラメータとした振幅周波数特性を示す。

以下、余白。

ドルビーサラウンドエンコーダへ入力されるL(左チャンネル)信号はリスニングルーム内の受聴位置の左前方に配置されたスピーカで、R(右チャンネル)信号は右前方に配置されたスピーカで、C(中央チャンネル)信号は正面に配置されたスピーカで、サラウンドチャンネル信号Sは後方の左右に配置された2台のスピーカで再生されることを前提にミクシングされた信号である。C信号は減衰器305で3[dB]減衰されて、加算器306でL信号に、加算器307でR信号にそれぞれ加算される。S信号は減衰器308で3[dB]減衰され、さらに、帯域通過フィルタ309で100[Hz]～7[kHz]に帯域制限される。帯域通過フィルタ309の出力は変形B型ノイズリダクションエンコーダ310でエンコードされる。このエンコードについては後で述べる。変形B型ノイズリダクションエンコーダ310の出力は移相器311で+90[deg]移相され、加算器312で加算器306の出力に加えられる。加算器312の出力がドルビーサラウ

第 1 表

Hz db	100	200	500	700	1.0k	1.4k	2.0k	3.0k	5.0k	7.0k	10.0k
0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0
-5	0.0	0.0	+0.1	+0.1	+0.1	+0.1	+0.1	+0.1	+0.1	+0.1	+0.1
-10	0.0	0.0	+0.3	+0.4	-0.4	+0.4	+0.3	+0.3	+0.3	+0.3	+0.3
-15	0.0	0.0	+0.8	+1.1	+1.4	+1.3	+1.2	+0.9	+0.7	+0.7	+0.7
-20	0.0	0.0	+0.8	+1.6	+2.4	+3.0	+3.0	+2.4	+1.7	+1.5	+1.4
-25	0.0	0.0	+0.9	+1.7	+2.8	+3.8	+4.6	+4.9	+4.1	+3.4	+2.9
-30	0.0	0.0	+1.0	+1.7	+2.9	+4.0	+5.0	+5.4	+5.4	+5.6	+5.2
-35	0.0	0.0	+1.0	+1.7	+2.9	+4.0	+5.0	+5.5	+5.6	+5.8	+5.7
-40	0.0	0.0	+1.0	+1.7	+2.9	+4.0	+5.0	+5.5	+5.7	+5.8	+5.8

次に、ドルビーサラウンドアクティブマトリクス方式の音像制御装置のデコーダについて説明する。

第4図はドルビーサラウンドアクティブマトリクス方式の音像制御装置のデコーダの構成を示すブロック図である。第4図において、401はエ

エンコーダ出力 L_t (左チャンネル) 信号の入力端子、402はエンコーダ出力 R_t (右チャンネル) 信号の入力端子、403は L_t 信号と R_t 信号とのバランスを調整する入力バランス制御装置、404はバランス調整された信号 L_t 、 R_t の絶対レベルを調整するレベル制御装置、405は絶対レベル調整された信号 L_t 、 R_t から L (左チャンネル) 信号、 R (右チャンネル) 信号、 C (中央チャンネル) 信号、 S (サラウンドチャンネル) 信号を作るアダプティブマトリクス、406はアダプティブマトリクス405が出力する S 信号を遅延させる遅延装置、407は遅延させた S 信号の7 [kHz] 以下の信号を通過させる低域通過フィルタ、408は S 信号の7 [kHz] 以下の成分のノイズを減衰させる変形B型ノイズリダクションデコーダ、409はアダプティブマトリクス405が出力する L 信号、 R 信号、 C 信号、および、変形B型ノイズリダクションデコーダが出力する S 信号のレベルを制御するマスターレベル制御装置、410はリスニングルーム、411はリ

スニングルーム内の受聴位置の右前方に配置され、マスターレベル制御装置が出力する R 信号を再生する R スピーカ、412はリスニングルーム内の受聴位置の正面に配置され、マスターレベル制御装置が出力する C 信号を再生する C スピーカ、413はリスニングルーム内の受聴位置の左前方に配置され、マスターレベル制御装置が出力する L 信号を再生する L スピーカ、414はリスニングルーム内の受聴位置の右後方に配置され、マスターレベル制御装置が出力する S 信号を再生する S スピーカ、415はリスニングルーム内の受聴位置の左後方に配置され、マスターレベル制御装置が出力する S 信号を再生する S スピーカである。

以上のように構成されたドルビーサラウンドアクティブマトリクス方式の音像制御装置デコーダの動作について説明する。

ドルビーサラウンドアクティブマトリクス方式の音像制御装置デコーダに入力されるのは第(1)、第(2)式で表されるエンコーダ出力 L_t 、 R_t である。

第 2 表

Hz dB	100	200	500	700	1.0k	1.4k	2.0k	3.0k	5.0k	7.0k	10.0k
0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0	0.0
-5	0.0	0.0	-0.1	-0.1	-0.1	-0.1	-0.1	-0.1	-0.1	-0.1	-0.1
-10	0.0	0.0	-0.3	-0.4	-0.4	-0.4	-0.3	-0.3	-0.3	-0.3	-0.3
-15	0.0	0.0	-0.8	-1.1	-1.4	-1.3	-1.2	-0.9	-0.7	-0.7	-0.7
-20	0.0	0.0	-0.8	-1.6	-2.4	-3.0	-3.0	-2.6	-1.7	-1.5	-1.4
-25	0.0	0.0	-0.9	-1.7	-2.8	-3.8	-4.6	-4.9	-4.1	-3.4	-2.9
-30	0.0	0.0	-1.0	-1.7	-2.9	-4.0	-5.0	-5.4	-5.6	-5.2	-5.2
-35	0.0	0.0	-1.0	-1.7	-2.9	-4.0	-5.0	-5.5	-5.6	-5.8	-5.7
-40	0.0	0.0	-1.0	-1.7	-2.9	-4.0	-5.0	-5.5	-5.7	-5.8	-5.8

入力バランス制御装置403は入力信号 L_t 、 R_t のバランスを調整する。レベル制御装置404は入力信号 L_t 、 R_t の絶対レベルを調整する。アダプティブマトリクス405では入力信号 L_t 、 R_t のレベル差に応じて L 、 R 、 C 、 S の4つの出力信号を作成する。このため、前述の入力信号 L_t 、 R_t のバランス・絶対レベルの調整が必要となる。アダプティブマトリクス405の処理については後で詳しく述べる。遅延装置406はアダプティブマトリクス405のサラウンドチャンネル信号 S を15~30 [ms] 遅延させる。低域通過フィルタ407は遅延したサラウンドチャンネル信号 S の7 [kHz] 以下の信号を通過させる。変形B型ノイズリダクションデコーダ408はサラウンドチャンネル信号 S に含まれる伝送メディアで発生する高周波の雑音を軽減する。変形B型ノイズリダクションデコーダ408のレベルをパラメータとした振幅周波数特性を第2表に示す。デコーダの特性は第1表のエンコーダの特性の逆特性になっている。

マスターレベル制御装置409はアダプティブマトリクス405が出力する左チャンネル信号 L 、右チャンネル信号 R 、中央チャンネル信号 C 、および、変形B型ノイズリダクションデコーダ408が出力するサラウンドチャンネル信号 S のレベルを制御する4連ポリウムである。マスターレベル

制御装置 409 が output する右チャンネル信号 R, 中央チャンネル信号 C, 左チャンネル信号 L, サラウンドチャンネル信号 S は、リスニングルーム内に配置されたスピーカ 411～415 で再生される。

ここで、アダプティブマトリクス 405 について説明する。

第5図は、アダプティブマトリクス 405 の構成を示すブロック図である。第5図において、501 は L t 入力端子、502 は R t 入力端子、503 は L t, R t の信号帯域を制限する帯域通過フィルタ、504 は L' (帯域制限された L t) と R' (帯域制限された R t) を加算して C' 信号を作る加算器、505 は L' と R' の差をとり、S' 信号をつくる減算器、506～509 はそれぞれ L', R', C', S' の各信号を全波整流する全波整流回路、510 は R' 信号と L' 信号の対数の差 DLR をとる対数差分回路、511 は S' 信号と C' 信号の対数の差 DCS をとる対数差分回路、512 は対数差分回路 510 または 511

をあらかじめ決められた定数倍して加算し、L, R, C, S の各信号を出力する結合ネットワークである。

以上のように構成されたアダプティブマトリクスについて、以下、その動作について説明する。

アダプティブマトリクス 405 では LR 軸または CS 軸について信号レベルの対数の差を取り、この差をもとにどの方向からの信号が優勢であるか検出する。そして、優勢な方向の信号はそのまま出力し、それ以外の方向の信号を減衰させることにより、再生音の方向感を強調する。

帯域通過フィルタ 503 は入力信号 L t, R t を 100 [Hz]～7 [kHz] に帯域制限する。帯域通過フィルタ 503 の出力 L', R' は第(1), 第(2)式に示したとおり、それぞれエンコーダ入力の L, R 信号を主成分とする。また、加算器 504, 減算器 505 の出力はそれぞれ第(3), 第(4)式で表される。

$$C' = C + 0.7(L + R) \quad \dots (3)$$

$$S' = -jS + 0.7(L - R) \quad \dots (4)$$

の出力があらかじめ決められた範囲内にあるかどうか判定するスレッショルドスイッチ、513 はスレッショルドスイッチ 512 の判定結果に応じて時定数 22 [ms] または 448 [ms] の低域通過フィルタで対数差分回路 510 の出力 DLR を処理する双時定数回路、514 はスレッショルドスイッチ 512 の判定結果に応じて時定数 22 [ms] または 448 [ms] の低域通過フィルタで対数差分回路 511 の出力 DCS を処理する双時定数回路、515 は双時定数回路 513 の出力にその極性に応じた係数を乗じた E_L, E_R を作成する極性分割回路、516 は双時定数回路 514 の出力にその極性に応じた係数を乗じた E_C, E_S を作成する極性分割回路、517 は極性分割回路 515 の出力 E_L, E_R および極性分割回路 516 の出力 E_C, E_S により入力信号 L t, R t を制御して E_LL, E_LR, E_RL, E_RR, E_CL, E_CR, E_SL, E_SR を作成する電圧制御増幅器、518 は電圧制御増幅器 517 の出力 E_LL, E_LR, E_RL, E_RR, E_CL, E_CR, E_SL, E_SR と入力信号 L t, R t と

第(3), 第(4)式より C', S' はそれぞれ C, S 信号が主成分であることがわかる。

L', R', C', S' の各信号は全波整流回路 506～509 で全波整流される。全波整流されたあと、L', R' と C', S' のペアでそれぞれ対数差分回路 510, 511 で処理され、出力 DLR, DCS が得られる。対数差分回路 510, 511 の処理はそれぞれ第(5), 第(6)式で表される。

$$DLR = \log_e (R' / L') \quad \dots (5)$$

$$DCS = \log_e (S' / C') \quad \dots (6)$$

出力 DLR は LR 軸に関して LR のどちらが優勢であるかを示し、出力 DCS は CS 軸に関して CS のどちらが優勢であるかを示す。

スレッショルドスイッチ 512 は L と R、または、C 信号と S 信号のレベル差が大きいときにはアダプティブマトリクス 405 の出力 L, R, C, S の各信号を速く変化させるために双時定数回路の短い時定数 22 [ms] を選択し、逆にレベル差が小さいときには、長い時定数 484 [ms]

を選択してし、R, C, S の各信号を緩やかに変化させる。スレッショルドスイッチ 512 は対数差分回路 510, 511 の出力 D_{LR} , D_{Cs} が両方ともスレッショルドレベル $\pm Lth$ の範囲内であれば双時定数回路 513, 514 の 484 [ms] の時定数を選択し、どちらか一方でも範囲外である場合には 22 [ms] の時定数を選択する。スレッショルドスイッチ 512 が選択する時定数 ([ms]) を第 3 表に示す。

第 3 表

D_{LR}	$\sim - Lth \sim + Lth \sim$		
D_{Cs}	22	22	22
$\sim + Lth$	22	22	22
$\sim - Lth$	22	484	22
\sim	22	22	22

第 3 表を実現するために、スレッショルドスイッチ 512 は対数差分回路 510, 511 の出力 D_{LR} , D_{Cs} とスレッショルドレベル $\pm Lth$ とを比較する 4 個の比較器と比較器出力の論理和をと

$$0 \quad D_{Cs} > 0 \quad \dots (9)$$

$$E_s = 0 \quad D_{Cs} < 0$$

$$- D_{Cs} \quad D_{Cs} > 0 \quad \dots (10)$$

電圧制御増幅器 517 は極性分割回路 515 の出力 E_L , E_R および極性分割回路 518 の出力 E_C , E_S により入力信号 L_t , R_t を制御して E_{LL} , E_{LR} , E_{RL} , E_{RR} , E_{CL} , E_{CR} , E_{SL} , E_{SR} を生成して出力する。ここで、極性分割回路の出力 E_x で制御される入力信号 L_t を E_{xt} と表すことにする。電圧制御増幅器 517 の制御電圧と増幅率の関係を第 6 図に示す。

結合ネットワーク 518 は電圧制御増幅器の出力 E_{LL} , E_{LR} , E_{RL} , E_{RR} , E_{CL} , E_{CR} , E_{SL} , E_{SR} と入力信号 L_t , R_t とを第 4 表に示す割合で加算し、L, R, C, S の各信号を出力する。

以下、余白。

る AND 回路とで構成する。

双時定数回路 513 はスレッショルドスイッチ 512 の判定結果に応じて 484 または 22 [ms] の時定数で対数差分回路 510 の出力 D_{LR} を積分する。積分回路は RC 積分器またはそれと同等の過渡特性を持つものが必要である。双時定数回路 514 も対数差分回路 511 の出力 D_{Cs} に対して同様な処理をする。

極性分割回路 515 は双時定数回路 513 で積分された D_{LR} の極性に応じて後段の電圧制御増幅器 517 の制御電圧 E_L , E_R を発生する。制御電圧 E_L , E_R は第 (7), 第 (8) 式で表される。

$$E_L = D_{LR} \quad D_{LR} < 0$$

$$0 \quad D_{LR} > 0 \quad \dots (7)$$

$$E_R = 0 \quad D_{LR} < 0$$

$$- D_{LR} \quad D_{LR} > 0 \quad \dots (8)$$

同様に、極性分割回路 516 が発生する電圧制御増幅器 518 の制御電圧 E_C , E_S は第 (9), (10) 式で表される。

$$E_C = D_{Cs} \quad D_{Cs} < 0$$

第 4 表 (その 1)

	ELL	ERL	ELR	ERR	ECL
L	-0.294	0.129	-	-	0.300
R	-	-	0.129	-0.294	0.409
C	0.502	-0.077	-0.077	0.502	-0.209
S	-0.714	-0.13	0.130	0.714	-0.301

第 4 表 (その 2)

	ESL	ECR	ESR	Lt	Rt
L	0.300	0.409	-0.411	-0.273	-
R	-0.411	0.300	0.300	-	-0.273
C	0.094	-0.209	0.094	-0.195	-0.195
S	-	0.301	-	-0.432	0.432

アダプティブマトリクス 405 の出力段では 25 [dB] 以上のチャンネル間セパレーションが確保できる。

以上のように、ドルビーサラウンドアクティブ

マトリクス方式の音像制御装置デコーダでは L R 軸または C S 軸について、どの方向からの信号が優勢であるか検出する。そして、優勢な方向が検出された場合には、その方向の信号はそのまま出力し、それ以外の方向の信号を減衰させることにより、再生音の方向感を強調する。したがって、セリフなど方向性のはっきりした音は明確な方向感が得られる。一方、優勢な方向が検出されない場合には、普通のステレオ感が得られる。

発明が解決しようとする課題

しかしながら上記従来の構成では、音像の方向感は制御できるが距離感は制御できないという問題点がある。本発明は上記従来の問題点を解決するもので、方向感とともに距離感も制御できる音像制御装置を提供することを目的とする。

課題を解決するための手段

上記目的を達成するために本発明の音像制御装置は、遅延時間を変化できる複数の遅延装置と、音像定位位置を表す情報に応じて前記複数の遅延装置の遅延時間を制御する遅延時間制御装置と、

ながら説明する。

第1図は本発明の一実施例における音像制御装置の構成を示すブロック図である。第1図において、101は音像定位位置入力手段、102は音像定位位置を表す情報に応じて遅延装置104～107の遅延時間を制御する遅延時間制御装置、103は信号入力端子、104～107は遅延時間制御装置102の制御に応じて信号を遅延させる遅延装置、108～111はあらかじめ定められた位置に配置され、それぞれ遅延装置104～107の出力信号を再生するスピーカである。

以上のように構成された本実施例の音像制御装置について、以下その動作について説明する。

まず、音像定位位置入力手段101から音像定位位置(点p)を表す情報が入力される。ここでは、音像定位位置の情報として点pの座標(p_x, p_y, p_z)が入力されたとする(本実施例では座標の単位は[m]とする)。

遅延時間制御装置102は点pの座標とあらかじめ定められたスピーカ108～111の座標を

あらかじめ定められた位置に配置され、それ以前記複数の遅延装置の出力を再生する複数のスピーカとで構成され、前記遅延時間制御装置は音像定位位置pに全てのスピーカの再生音が同じ時刻に到達するように前記複数の遅延装置の遅延時間制御する。

作用

本発明は上記した構成により、遅延時間制御装置の制御によって音像定位位置pに全てのスピーカの再生音が同じ時刻に到達する。そして、点pでは全てのスピーカからの音が同相で加算されて非常に高い音圧が得られる。一方、点p以外の空間では各スピーカからの音はランダムな位相で加算されるのであまり高い音圧は得られない。したがって、受聴者はあたかも点pから音が放射されているかのような印象を受け、方向感とともに距離感も制御できる。さらに、点pの位置を連続的に変化させることで音像の移動感も制御できる。

実施例

以下、本発明の一実施例について図面を参照し

もとに遅延装置104～107の遅延時間を計算する。スピーカ108～111の座標をs₁₁, s₂₁, ..., s_{n-11}, s_{n1} (x_i, y_i, z_i)とする。このとき、点pと各スピーカとの距離l_i [m] (i = 1, 2, ..., n) は第(11)式で与えられる。

$$l_i = \sqrt{(p_x - x_i)^2 + (p_y - y_i)^2 + (p_z - z_i)^2} \quad \dots (11)$$

点pと各スピーカとの距離l₁が最大となるスピーカの座標をs_{...1}、距離をl_{...}とすれば、他のスピーカから放射される音が座標s_{...1}のスピーカの音と同時に点pへ到達するように遅延装置104～107の遅延時間を制御すればよい。すなわち、各遅延装置の遅延時間τ_i [s] は、音速をc [m/s] として、第(12)式で与えられる。

$$\tau_i = (l_{...1} - l_i) / c \quad \dots (12)$$

よって、遅延時間制御装置102は与えられた座標pに対して第(12)式で与えられる遅延時間τ_iを計算し、各遅延装置へ出力する動作を行う。遅延装置104～107は入力信号を第(12)式で与えられる遅延時間τ_iだけ遅延させる。入力信号

が標本化周波数 f_s [Hz] のデジタル信号の場合、遅延装置は $\tau_1 \sim f_s$ 段のシフトレジスターとなる。遅延時間は点 p の座標の範囲で決まるが、一般家庭で使用する場合 10 [ms] 程度あれば十分である。

スピーカ $108 \sim 111$ は遅延装置 $104 \sim 107$ の出力を再生する。スピーカ $108 \sim 111$ から再生される音はそれぞれ τ_1 [s] づつの遅延があるので、スピーカ $108 \sim 111$ は点 p に関して、等価的に点 p と s_1 を結ぶ線上に $\Delta l_1 = 1 \dots - 1$ 延長した点に配置されていることになる。すなわち、点 p を中心とする半径 $1 \dots$ [m] の円周上に配置されていること等価である。この等価的なスピーカ配置を第2図(a)に示す。

第2図(b)は、第2図(a)の i 番目のスピーカとその遅延装置、それに点 p から最も遠い位置にある n 番目のスピーカについて各部分の信号の関係を示す図である。第2図(b)で 201 は信号入力端子、 202 は第 i 番目の遅延装置、 203 は第 i 番目のスピーカ、 204 は第 n 番目のスピーカであるから、スピーカ 204 からは第(13)式で与えられる信号 $s_0(t)$ がそのまま放射される。

距離 $1 \dots$ 離れた点 p に到達するとき、距離減衰により振幅が a_1 になるとすれば、第(17)式で与えられる信号 $s_{1n}(t)$ となる。

$$s_{1n}(t) = a_1 \cdot \exp [j(\omega t - 1 \dots \cdot \omega / c)] \quad \dots (17)$$

ここで、第(16)式に第(14)式を代入、整理すると第(18)式となる。

$$\begin{aligned} s_{1i}(t) &= a_1 \cdot \exp [j(\omega(t - \tau_1) - 1 \dots \cdot \omega / c)] \\ &= a_1 \cdot \exp [j\omega(t - (1 \dots - 1) / c) - 1 \dots \cdot \omega / c)] \\ &= a_1 \cdot \exp [j\omega t - (1 \dots - 1) + 1 \dots \cdot \omega / c)] \\ &= a_1 \cdot \exp [j\omega t - 1 \dots \cdot \omega / c] \quad \dots (18) \end{aligned}$$

第(17)式と第(18)式とを比べると、位相が等しいことがわかる。すなわち、スピーカ 203 と 204 から放射された音は点 p で同相加算される

ことである。

第2図(b)で信号入力端子 201 に第(13)式

で与えられる信号 $s_0(t)$ が加えられたとする。

$$s_0(t) = \exp [j\omega t] \quad \dots (13)$$

ここで、 ω は信号の角周波数である。遅延装置 202

の遅延時間 τ_1 は第(14)式で与えられる。

$$\begin{aligned} \tau_1 &= (1 \dots - 1) / c \\ &= \Delta l_1 / c \end{aligned} \quad \dots (14)$$

よって、遅延装置 202 の出力信号 $s_1(t)$ は第(15)式となる。

$$s_1(t) = \exp [j\omega(t - \tau_1)] \quad \dots (15)$$

第(15)式がスピーカ 203 から放射される。スピーカ 203 から放射された信号は距離 1 離れた点 p に到達するとき、距離減衰により振幅が a_1 になるとすれば、第(16)式で与えられる信号 $s_{1i}(t)$ となる。

$$s_{1i}(t) = a_1 \cdot \exp [j\{\omega(t - \tau_1) - 1 \dots \cdot \omega / c\}] \quad \dots (16)$$

一方、スピーカ 204 に対する遅延時間は 0 [s]

ことになる。

同様に、 n 個のスピーカから放射された音は点 p においてすべて同相であり、加算した振幅は、

$$\sum_{i=1}^n a_i \text{ となり、高い音圧を発生する。一方、各スピーカからの音の位相は距離と周波数の関数であり、点 } p \text{ 以外の点ではランダムな位相で加算されることになり、あまり高い音圧は得られない。}$$

さらに、音像定位位置入力手段 101 に入力する音像定位位置(点 p)を表す情報を連続的に変化させると、各スピーカからの音が同相で加算される音像定位位置(点 p)も連続的に変化する。このため、聴取者は音像が移動しているように聞こえる。

以上が本実施例の音像制御装置の動作である。

なお、本実施例では遅延装置 $104 \sim 107$ は独立したものを使用しているが、実際には一つのタップ付遅延線を用い、信号取り出しタップを切り換える構成とするのが効率的である。

また、本実施例では音像定位位置(点 p)およ

びスピーカ座標 s_i に制約を設けていない。したがって、各遅延装置の遅延時間はすべて異なるから、遅延装置もスピーカと同数必要になる。しかし、スピーカを同一平面上に格子状に配置し、音像定位位置（点 p ）をスピーカ s_i を通りスピーカを配置した平面に垂直な線分上に限定すると、スピーカ s_i に関して対称な位置にあるスピーカの遅延装置の遅延時間は等しくなる。スピーカを格子状に配置した場合、スピーカ s_i に関して対称な位置にあるスピーカは4個であるから遅延装置の数は $1/4$ で済む。特に、遅延をデジタル信号処理で実現している場合、このように音像定位位置点（ p ）およびスピーカ座標 s_i に制約を設けることで、ハードウェア縮小の効果が大きい。すなわち、現状最もコストのかかるディジタルアナログ変換器の数が $1/4$ で済み経済的である。

発明の効果

以上のように本発明は、遅延時間制御装置の制御によって音像定位位置 p に全てのスピーカの再生音が同じ時刻に到達する。そして、点 p では全

ブロック図、第5図は第4図中のアダプティブマトリクスの構成を示すブロック図、第6図は電圧制御増幅器の制御電圧と増幅率との関係を示す特性図である。

101…音像定位位置入力手段、102…遅延時間制御装置、103…信号入力端子、
104～107…遅延装置、108～111…スピーカ。

代理人の氏名 弁理士 小坂治 明 ほか2名

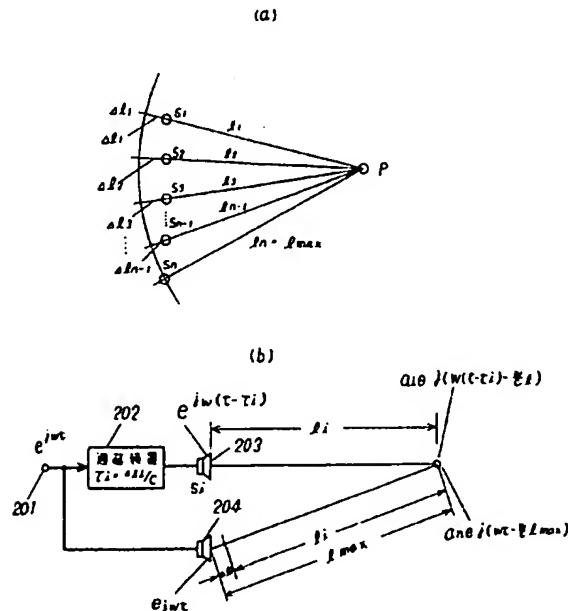
てのスピーカからの音が同相で加算されて非常に高い音圧が得られる。一方、点 p 以外の空間では各スピーカからの音はランダムな位相で加算されるのであまり高い音圧は得られない。したがって、受聴者はあたかも点 p から音が放射されているかのような印象を受け、方向感とともに距離感も制御できる。さらに、点 p を連続的に変化させることで音像の移動感も制御できるという効果が得られる。

4. 図面の簡単な説明

第1図は本発明の一実施例における音像制御装置の構成を示すブロック図、第2図(a)は本発明の一実施例における等価的なスピーカ配置を示す図、第2図(b)は第2図(a)の i 番目のスピーカとその遅延装置、それに点 p から最も遠い位置にある n 番目のスピーカについて各部分の信号の関係を示す説明図、第3図は従来のドルビーサラウンドのエンコーダの構成を示すブロック図、第4図は従来のドルビーサラウンドアクティブマトリクス方式の音像制御装置のデコーダの構成を示す

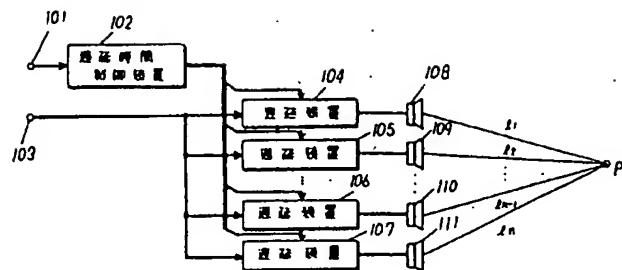
201…信号入力端子
204…スピーカ

第2図

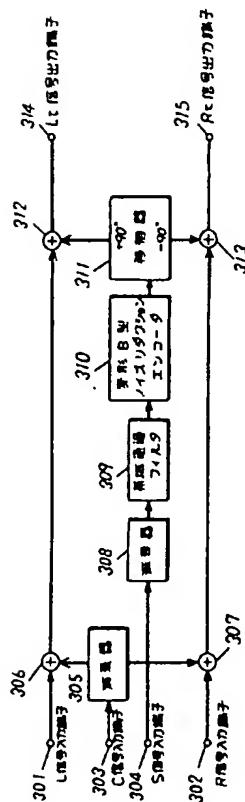


101 … 音楽定位位置入力端子
103 … 信号入力端子
104 … 音楽定位装置
105 … 音楽定位装置
106 … 音楽定位装置
107 … 音楽定位装置
108 … 音楽定位装置
109 … 音楽定位装置
110 … 音楽定位装置
111 … 音楽定位装置
1n … 音楽定位装置

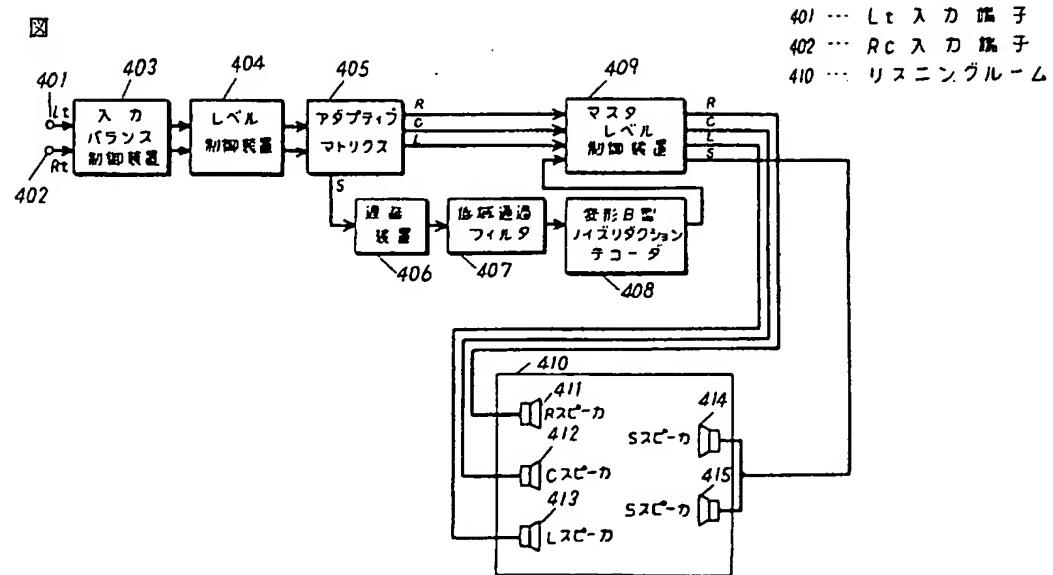
第 1 図



第 3 図

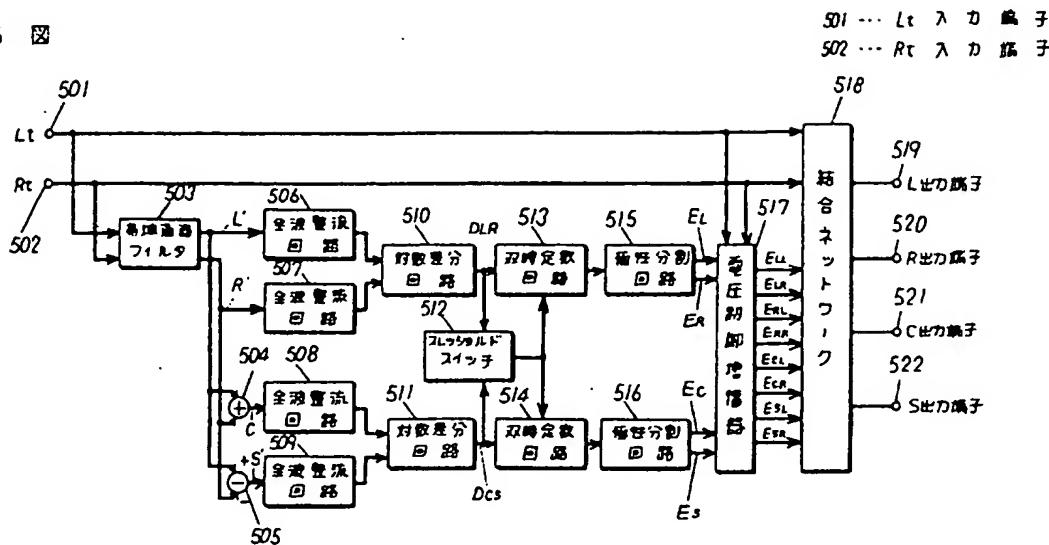


第 4 図

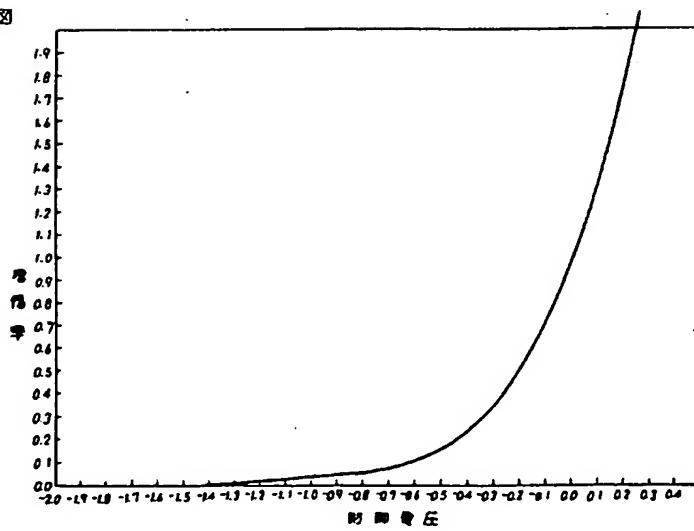


401 … Lt 入力端子
402 … RC 入力端子
410 … リスニングルーム

第 5 図



第 6 図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.